

8791A 形
16ビット I/O
インターフェース アダプタ
取扱説明書

菊水電子工業株式会社

承認

校正

仕様
番号

菊水電子工業株式会社 取扱説明書 蓄式

NP-32635 B

8107100-S05K19

作成
年月日 20.2.2

S822374

－ 保 証 －

この製品は、菊水電子工業株式会社の厳密な試験・検査を経て、その性能が規格を満足していることが確認され、お届けされております。

弊社製品は、お買上げ日より1年間に発生した故障については、無償で修理いたします。但し、次の場合には有償で修理させていただきます。

1. 取扱説明書に対して誤ったご使用および使用上の不注意による故障・損傷。
2. 不適当な改造・調整・修理による故障および損傷。
3. 天災・火災・その他外部要因による故障および損傷。

なお、この保証は日本国内に限り有効です。

－ お 願 い －

修理・点検・調整を依頼される前に、取扱説明書をもう一度お読みになった上で再度点検していただき、なお不明な点や異常がありましたら、お買上げもとまたは当社営業所にお問い合わせください。

8791A		Ⅲ / 頁
目次		頁
1.	概 要	1
2.	仕 様	2
3.	使用前の注意事項	7
3.1	着荷開封検査の依頼	7
3.2	電 源	7
3.3	周囲環境	8
3.4	グラント関係	8
3.5	出力信号接栓	8
3.6	その他	8
4.	使 用 法	9
4.1	操作部の説明	9
4.2	YHP 98032A 16ビットI/O インターフェースの概要	11
4.3	8791A におけるインターフェースの電氣的仕様の解説	14
4.4	インターフェースを用いた波形記憶装置の使用法	16
4.5	波形記憶装置におけるデータフォーマットの解説	17
4.6	データ転送のプログラム例	26
5.	動作原理	27
5.1	ブロックダイアグラム	27
5.2	16ビットI/O インターフェース タイミングシーケンス	28
6.	保 守	29
6.1	内部の点検	29
6.2	インターフェース アダプタの取り付け方	29
6.3	修 理	30

1. 概 要

菊水電子8791A, 16ビットI/Oインターフェースアダプタは8ビットまたは16ビットによる高速並列転送を波形記憶装置8700シリーズと外部機器との間で行うためのインターフェースアダプタです。

並列転送データはバイト単位(8ビット)またはワード単位(16ビット)で双方向転送を行います。

データ転送機能としては,

書き込み時にどのメインフレームのどのチャンネルのどの場所に書き込んだらよいか, または読出し時にどのメインフレームの, どのチャンネルのどの場所に記録されているデータを読出せばよいかの情報であるアドレスデータの転送。

波形記憶装置のメモリーに直接書き込みとするデジタル信号からなる書き込みデータの転送。

波形記憶装置のメモリー内に記録されていて, 直接読出そうとするデジタル信号からなる読出しデータの転送。

波形記憶装置のサンプリング速度の設定, レコード, リード, トリガ等のリモートコントロール信号である, コントロールデータの転送。

以上のデータ転送を外部機器(CPU等)が主体性をもって1パルス毎に1データ(ワード単位またはバイト単位)の転送を行います。

また波形記憶装置から外部機器への出力データか, 外部機器から波形記憶装置への入力データかの識別信号, 波形記憶装置がいかなる状態にあるかを外部機器へ知らせる識別信号および現在扱っているデータがいかなる種類のものを波形記憶装置に知らせる識別信号などの処理機能も持っています。

本インターフェースアダプタは通常波形記憶装置メインフレームの後部に取り付けられ, 電源はメインフレームから供給されます。

外部機器との接続はアンフェノール社57シリーズ50コンタクトコネクタを用いて接続し, YHP社の9825A, 9845B パーソナルコンピュータ用16ビットI/Oインターフェース98032A 標準インターフェースケーブルとバスコンパチブルに設計されています。

2. 仕 様

2.1 品 名 16 ビット I/O インターフェース アダプタ

2.2 形 名 8791A

2.3 インターフェース入出力データ

アドレスデータ 波形記憶装置のメインフレーム 8701A はタイミングコントロールユニットの他には、1 ユニットしか挿入できませんが、8702A メインフレームは、タイミングコントロールユニットの他に 4 ユニットの挿入することができます。

また、8702A ではタイミングコントロールユニット用挿入位置 (チャンネル) のとなりから CH (チャンネル) I, CH II, CH III, CH IV と順にチャンネル番号が 4 ユニット挿入分ついています。

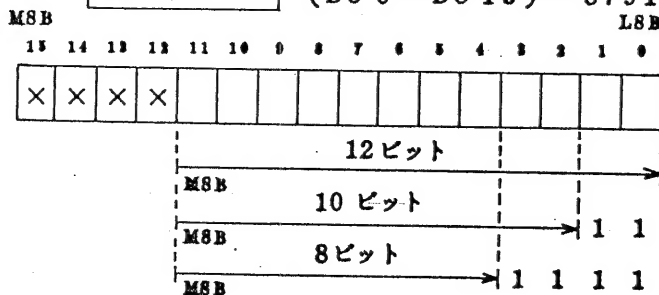
したがって記憶場所は各チャンネル単位で内蔵され、さらに 2 台のメインフレームをコントロールする場合は各メインフレーム単位の指定と、そのチャンネル指定およびチャンネル内の記憶場所のアドレス指定の情報をアドレスデータとします。

書き込みデータ 波形記憶装置の記憶部 (メモリー) に CPU や外部装置からデジタル信号の形で書き込まれるデータであり、データのビット数は 12 ビット、10 ビット および 8 ビットのいずれかによります。

読出しデータ 波形記憶装置のメモリーに記憶されているデータを CPU や外部装置に、デジタル信号の形で読出されるデータであり、データのビット数は、16 ビットまたは 8 ビットのいずれかによります。

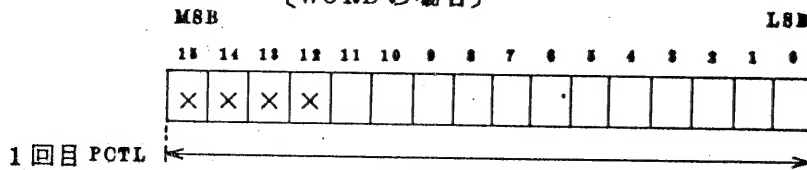
2.4 データ フォーマット

読出しデータ (DO 0 ~ DO 15).....8791A→外部機器 (I/O→'0')

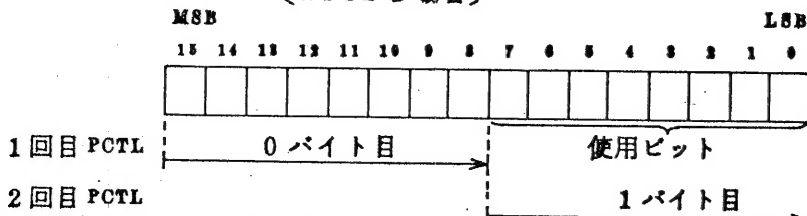


A/D変換器ビット数
 により12,10,8ビット
 と選択する。

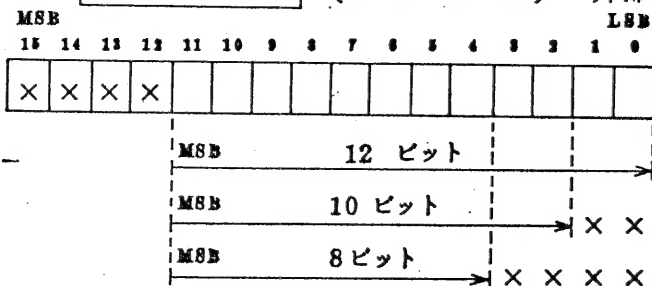
[WORDの場合]



[BYTEの場合]

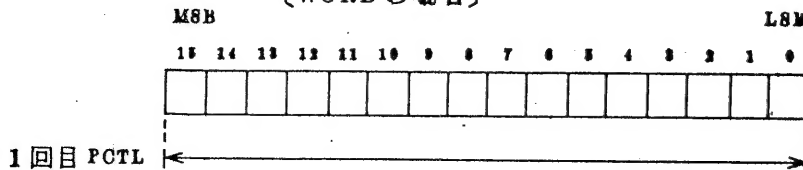


書き込みデータ (DI 0 ~ DI 15).....外部機器→8791A (I/O→'1')

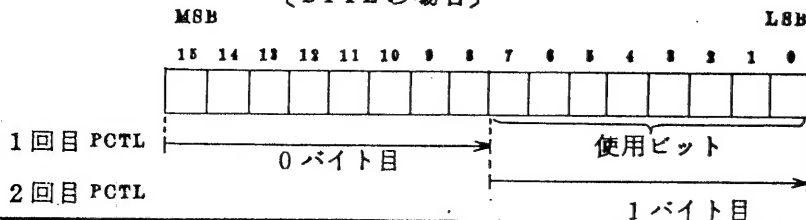


CTL CTL1
 '0' '0'

[WORDの場合]

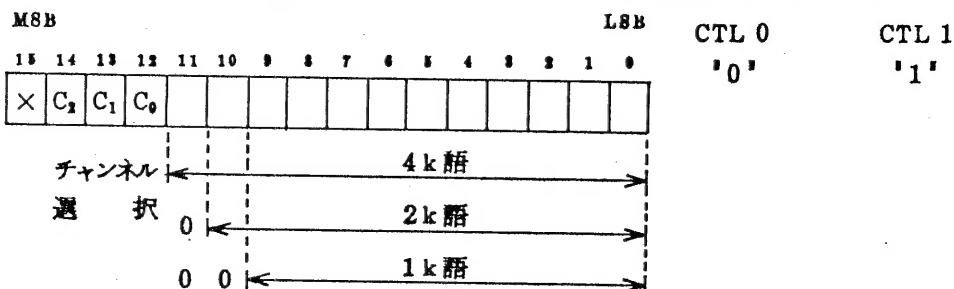


[BYTEの場合]

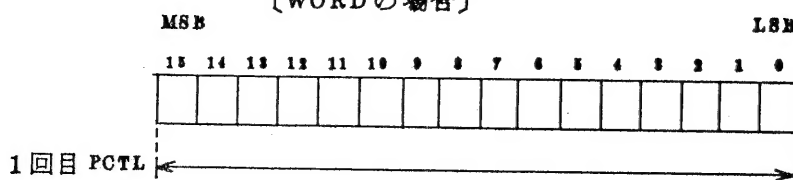


アドレスデータ

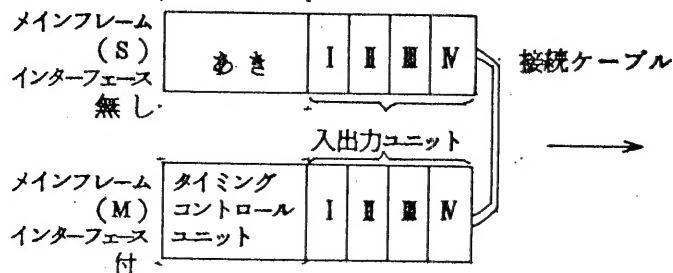
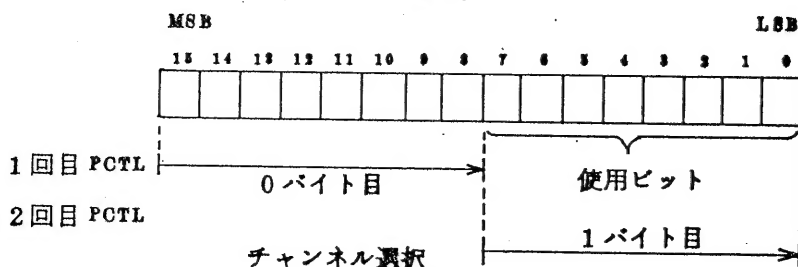
(DI 0 ~ DI 15) ... 外部機器 → 8791A (I/O → '1')



[WORD の場合]



[BYTE の場合]



マルチプレクサの場合

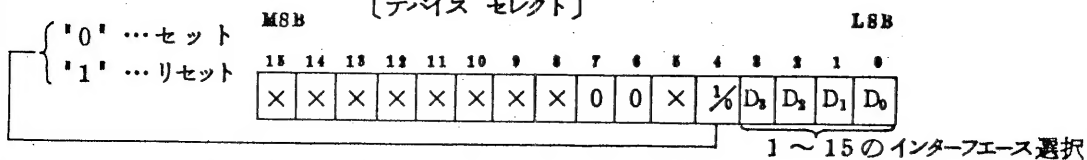
モード	アドレス対応			
SINGLE	0 ~ 4095			
DUAL	0 ~ 2047		2048 ~ 4095	
QUAD	0 ~ 1023	1024 ~ 2047	2048 ~ 3071	3072 ~ 4095
1, 2, 3, 4	0 ~ 1023	1024 ~ 2047	2048 ~ 3071	3072 ~ 4095

ビット チャンネル	MSB	15	14	13	12
M - I	×	0	0	0	0
M - II	×	0	0	0	1
M - III	×	0	1	0	0
M - IV	×	0	1	1	1
S - I	×	1	0	0	0
S - II	×	1	0	0	1
S - III	×	1	1	0	0
S - IV	×	1	1	1	1

{ '0' インターフェースの接続されているユニット
'1' インターフェースの接続されていないユニット

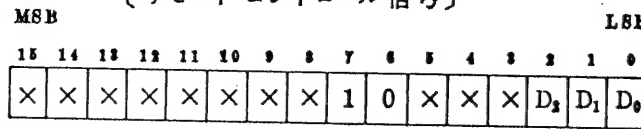
コントロールデータ

[デニス セレクト]



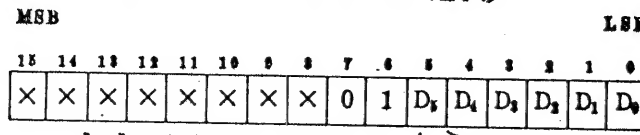
第 水 電 子 工 業 株 式 会 社
取 扱 説 明 書
校 正
NP-32635 B
8107100-50SK19
作 成
年 月 日
仕 様
番 号
S822330

〔リモートコントロール信号〕



D ₂	D ₁	D ₀	発生信号
0	0	0	バイト指示
0	0	1	レコードSTART
0	1	0	リードSTART
0	1	1	システムリセット
1	0	0	EXT・ マニュアル・TRIG

〔EXT・サンプリングクロック選択〕



'1' のとき EXT・SAMP

'0' のとき EXT・SAMP

解除

() 内は高速 B タイプ

			D ₀				
			D ₁	1	0	1	0
D ₄	D ₃	D ₂		1	1	0	0
1	1	1	1 μs (50ns)*	2 μs (100ns)*	5 μs (200ns)*	——	
1	1	0	10μs (500ns)	20μs (1μs)	50μs (2μs)	——	
1	0	1	100μs (5μs)	200μs (10μs)	500μs (20μs)	——	
1	0	0	1 ms (50μs)	2 ms (100μs)	5 ms (200μs)	——	
0	1	1	10ms (500μs)	20ms (1ms)	50ms (2ms)	——	
0	1	0	100ms (5ms)	200ms (10ms)	500ms (20ms)	——	
0	0	1	1 s (50ms)	2 s (100ms)	5 s (200ms)	——	
0	0	0	——	——	——	EXT. SAMPL CLOCK	

* 注) の高速 B タイプでは読出しクロックは*印の個所はすべて 500 ns となります。

ステータスデータとコントロール信号

〔I/O〕 '0'; 波形記憶装置 → データ 外部装置

'1'; 波形記憶装置 ← データ 外部装置

〔CTL 0, CTL 1〕…データの識別

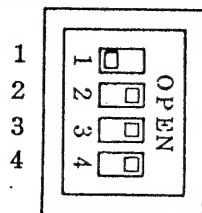
	CTL 1	CTL 0	機 能
0	0	0	書き込みデータ
1	0	1	予 備
2	1	0	アドレスデータ
3	1	1	コントロールデータ

[STI 0 , STI 1]・・・波形記憶装置の状態識別

	STI 1	STI 0	機 能
0	—	0	レディー (ACCESS可能)
1	—	1	ビジー (REC 中)
2	1	—	電 源 ON
3	0	—	電 源 OFF

デバイスセレクトコード (8791A デバイスセレクトスイッチ)

ADDRESS
 (ON) 0 1 (OFF)



左記の例はデバイスNO.1 にセットした状態。
 セット数は1～15まで。
 全てOFF(0,0,0,0)は常時選択状態。

- 2.5 データ転送速度 1ワード約8 μ sec
- 2.6 インターフェース接栓 アンフェノール社57シリーズ50コンタクトレセプタクル
- 2.7 使用温度範囲 5℃～35℃, 85%以下
- 2.8 最大動作温湿度範囲 0℃～50℃, 90%以下
- 2.9 保存温湿度範囲 -10℃～60℃, 90%以下
- 2.10 電 源 消費電流; DC + 5V \pm 5% 約1.3A (定常時)
- 2.11 寸 法 160(W) \times 187(H) \times 45(D)mm
- 2.12 重 量 約 0.5 kg
- 2.13 付 属 品
- 取り付け用スペーサー (長) 4
 - 取り付け用スペーサー (短) 4
 - 取り付け用ビスM3 8
 - 取扱説明書 1

3. 使用前の注意事項

3.1 着荷開封検査の依頼

本アダプタは工場を出荷する前に、機械的ならびに電氣的に十分な試験検査を受け、正常な動作を確認し保証されています。

お手もとに届きしだい、輸送中に損傷を受けていないかを、お確かめください。
なお、万一不具合がございましたらお買求め先にお問い合わせください。

3.2 電 源

本アダプタは8701A, 8702Aなどのメインフレーム後部に取り付けて、メインフレームから+5Vの直流安定化電源の供給を受けて正常動作を行ないます。

メインフレームは単相100V \pm 10V, 50/60Hzの商用電源で動作します。

電源電圧が高すぎたり、低すぎたりしますと、メインフレームからの安定化電源を得られずに故障の原因となりますのでAC100V \pm 10Vの範囲をお守りください。

またメインフレームには電源雑音防止回路が装備されていますが、万一限度を越えた雑音が入りますと、誤動作等をおこすことがあります。

雑音発生源と思われる機器近くから遠ざけるとともに電源を分離してください。

なお本アダプタが所定の場所へ完全に固定されていることを確かめてください。

また本アダプタをメインフレームから取り外したり、本アダプタのカバーを取り外す場合はメインフレームの電源を必ずOFFにしてください。

本アダプタをメインフレームに取り付ける場合は4個のコネクタ(CN-7, CN-8, CN-9, CH-10)を間違えずに接続し、さらにコネクタ接続線が、取り付け部や、メインフレーム後面板とカバー間にはさまれないことを確認してから取り付けてください。

3.3 周囲環境

メインフレームに取り付ける本インターフェースアダプタやメインフレームに挿入する各ユニットには多数の集積回路を使用しております。

回路の発熱を発散させるために通風孔やファンの吹出し口をふさがないでください。

またメインフレームの下や近くに熱源となるような他の装置を配置しないようにご配慮ください。

なお本波形記憶装置にはタイミングクロックとして高速のデジタルクロック発生器やスイッチング方式の安定化電源が内蔵されております。

これらの回路から外部へおよぼす EMI（電磁波障害）に関しては可能な限りの配慮をしておりますが万一、悪影響が出ましたら、被障害機器を本装置から遠ざけるとともに電源を分離してください。

3.4 グランド関係

本アダプタをメインフレームに取り付けますと本アダプタのカバーはメインフレームのシャーシグラウンドに接続されます。

また本アダプタを含めて波形記憶装置のシャーシグラウンドと各信号グラウンドはフローティングされています。

シャーシは AC 電源入力 of 接地側と一体となることが理想的です。

シャーシグラウンドと信号グラウンド間にインパルス雑音が入らぬようにしてください。

3.5 出力信号接栓

本アダプタを含めて、各ユニット、メインフレームからなる波形記憶装置には、アナログ、デジタルまたインターフェース信号など各種の出力信号接栓があります。

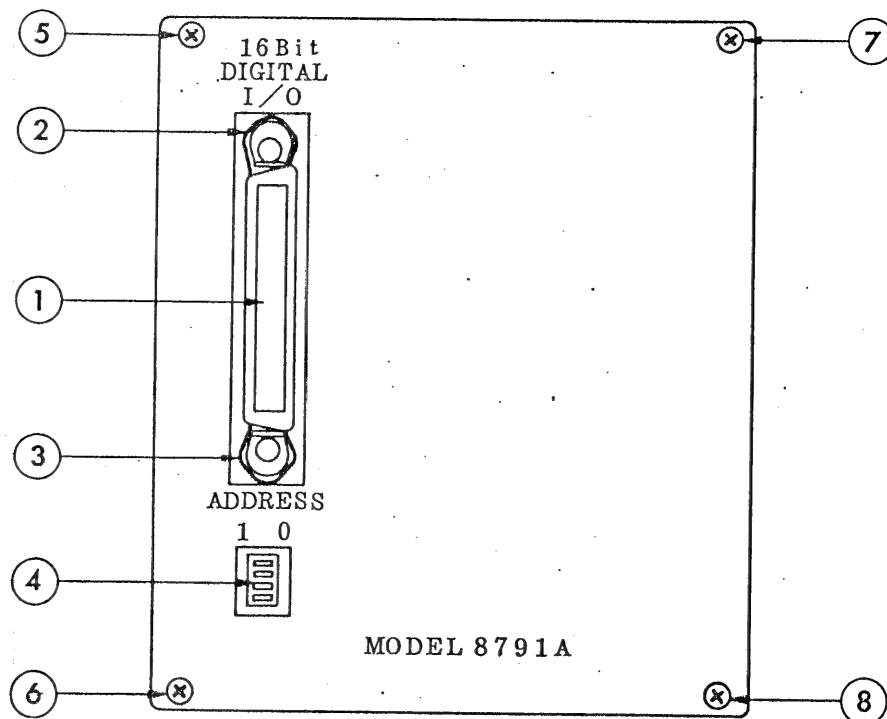
これらの出力信号接栓に外部から低インピーダンスの電圧を加えたり、短絡させたりしますと故障の原因となりますのでご注意ください。

3.6 その他

本インターフェースアダプタの性能仕様については製品の改良を行うために、ことわりなく変更する場合があります。

4. 使用法

4.1 操作部の説明



①「16Bit DIGITAL I/O」, ②, ③, プラグロックスプリング

16Bit
DIGITAL
I/O

インターフェースケーブルプラグを接続するためのレセプタクルで、本インターフェースアダプタは現在一般にひろく使用されているアンフェノール社の 57 シリーズ 50 コンタクトコネクタを採用しています。

このレセプタクルにプラグを接続する場合は、アンフェノール社の 57 シリーズ 50 コンタクトのプラグを使用してください。

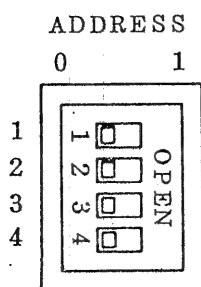
本インターフェースアダプタの電気的仕様およびに機能的仕様は、YHP 社の 16 ビット I/O インターフェース 98032A (YHP 社のコンピュータ 9825A, 9825A/S, システム 35, システム 45 に共通使用可能) の仕様に準拠しています。

①の信号ラインのコネクタピン配列についても、YHP 98032A の標準インターフェースケーブルに準拠しています。

たとえばYHP 9825Aコンピュータをコントローラ
とします。このインターフェースアダプタを取り付けた波
形記憶装置を、周辺機器の中に加えることができます。

①の機械的接続に際しては②，③のロックスプリング
を使用して本インターフェースアダプタのレセプタクルと
ケーブルに付いているプラグを接続します。

④ 「ADDRESS」



YHP 98032A を用いたシステムにおいては始めにバ
スラインに接続されている各種の周辺機器に背番号である
セレクトコード(デバイスセレクトコード)という識別コ
ードを設定しなければなりません。

これらの各機器は各々性質や目的が異なりますので、使
用するシステムに応じてセレクトコードは正しく設定しな
ければなりません。

YHP 98032A においては、0～16 のセレクトコ
ードを持ち、割り込み動作において2種類の割り込み優先順位を
持ちます。

2～7のセレクトコードは割り込み順位が低く、8～15
のセレクトコードは割り込み順位が高くなっています。2～
7，8～15の中での優先順位はセレクトコードの大きい
インターフェースがより高くなります。

また YHP 9825A コンピュータ使用においては、
0, 1, 16 のセレクトコードはコンピュータ内蔵の周辺機
械に使用しています。

また同じセレクトコードは2ヶ以上設定することはでき
ません。

本インターフェースアダプタのセレクトコードは④
「ADDRESS」の4ビットデジスイッチによって2進数
(バイナリー)コード1～15まで(0を除く)設定がで
きます。

⑤，⑥，⑦，⑧ インターフェースアダプタカバー取り付けビス

この4本のビスによりインターフェースアダプタカバーが、インタ
ーフェース基板を保護するために、メインフレームに取り付けてあります。
このビスを外すとカバーが外れて内部の他の4本のビスにより
インターフェース基板がメインフレームに取り付けられています。

4.2 YHP 98032A 16ビットI/Oインターフェースの概要(8791A準拠)

このインターフェースは YHP のコンピュータ(9825A, 9825A/S, システム35, システム45) と周辺機器の間で 16ビットのデータの入出力を行います。

8791A の場合はバイト単位(8ビット)とワード単位(16ビット)を扱います。

つまり、16ビット以下のデータの並列転送が行えます。

98032A はデータの転送を全二重モードでの実行が可能で、データの入出力ラインは単独になっています。

つまり、出力ラインにデータを保持した状態でデータの入力ができます。

接続に要する信号線はつぎのようになっています。

- ① YHP 98032Aのデータ入力ライン数 \leq 8791Aのデータ出力ライン数=16本
YHP 98032A(DI 0~DI 15) \leq 8791A(DO 0~DO 15)
- ② YHP 98032Aのデータ出力ライン数 \geq 8791Aのデータ入力ライン数=16本
YHP 98032A(DO 0~DO 15) \geq 8791A(DI 0~DI 15)
- ③ ハンドシェークライン=3本
PCTL, PFLG, および I/O
- ④ ペリフェラルコントロールライン=2本
CTL 0 および CTL 1
- ⑤ ペリフェラル ステータスライン=3本
PSTS および STI 0, STI 1
- ⑥ DMA(DIRECT MEMORY ACCESS) 割込み要求ライン=1本
EIR
- ⑦ ペリフェラル リセットライン=1本
PRESET
- ⑧ シールド/接地ライン

以上のインターフェース信号によってデータの転送が行なわれます。

つぎにこれらのラインについて順に説明していきます。

① データ入力ライン (DI 0～DI 15)……98032A

このラインは、8791A側ではDO 0～DO 15に相当します。つまり、コンピュータ側の入力ラインは波形記憶装置インターフェースアダプタ側では出力ラインにあたるからです。

16ビット分あるデータ入力ラインは必要に応じて2個の8ビットバイト又は1個の16ビットワードのデータとして使用できます。

98032Aでは全データラインは入力レジスタにラッチされます。またDI 0～DI 15(98032A)のうちDI 0がLSBでDI 15がMSBに相当します。

② データ出力ライン (DO 0～DO 15)……98032A

このラインは8791A側ではDI 0～DI 15に相当します。つまり、コンピュータ側の出力ラインは波形記憶装置インターフェースアダプタ側では入力ラインにあたるからです。

16ビット分あるデータ出力ラインは必要に応じて2個の8ビットバイト又は1個の16ビットワードのデータとして使用できます。

98032Aではバイトモードの時はコンピュータから送られてくる16ビットのうち8ビットだけがラッチされます。

またDO 0～DO 15(98032A)のうちDO 0がLSBで、DO 15がMSBに相当します。

③ ハンドシェークライン PCTL, PFLG, I/O

- PCTL (Peripheral Control) はPFLGと組合わせてコンピュータと周辺機器との同期をとるために使用されます。

PCTLにはセットとクリアの状態があり、周辺機器はPFLGをready → busyに転位させることによりPCTLをクリアします。

PCTLは98032Aの出力データがおちついてから一定の遅延時間を経過した後に出力されます。

- PFLG (Peripheral Flag) はデータ転送を完了するためにPCTLと組合わせて使われます。
- I/O は使用しない場合もあります。データ転送が入力か出力かを示すものでPCTLがセットされている間は入力であれば'HI'出力であれば'LOW'の状態を保っています。

④ ペリフェラルコントロールライン CTL 0, CTL 1

これら2本のラインは使用しない場合もありますが、周辺機器をコントロールするためにどのような用途にも使用できます。

このラインはラッチされコントロールレジスタに出力することによってセット = '1' = 'LOW', クリヤ = '0' = 'HI' が可能です。

電源 ON 直後のこの2ビットは不定です。

⑤ ペリフェラルステータスライン PSTS, STI 0, STI 1

これらの3本のラインは使用しない場合もありますが、時には便利に使われることが考えられます。

○ PSTS (Peripheral Status) は周辺機器の状態が完全に OK であることを確認するために使用すれば、電源が ON していない、インターロックが外れている、プリント用紙がないなどの各種異常状態を Not OK としてコンピュータに返すことができます。

○ STI 0, STI 1 は周辺機器の状態を知るためのものでステータスレジスタの内容を読込むことによって2ビットの状態がわかります。

⑥ DMA 割込み要求ライン EIR

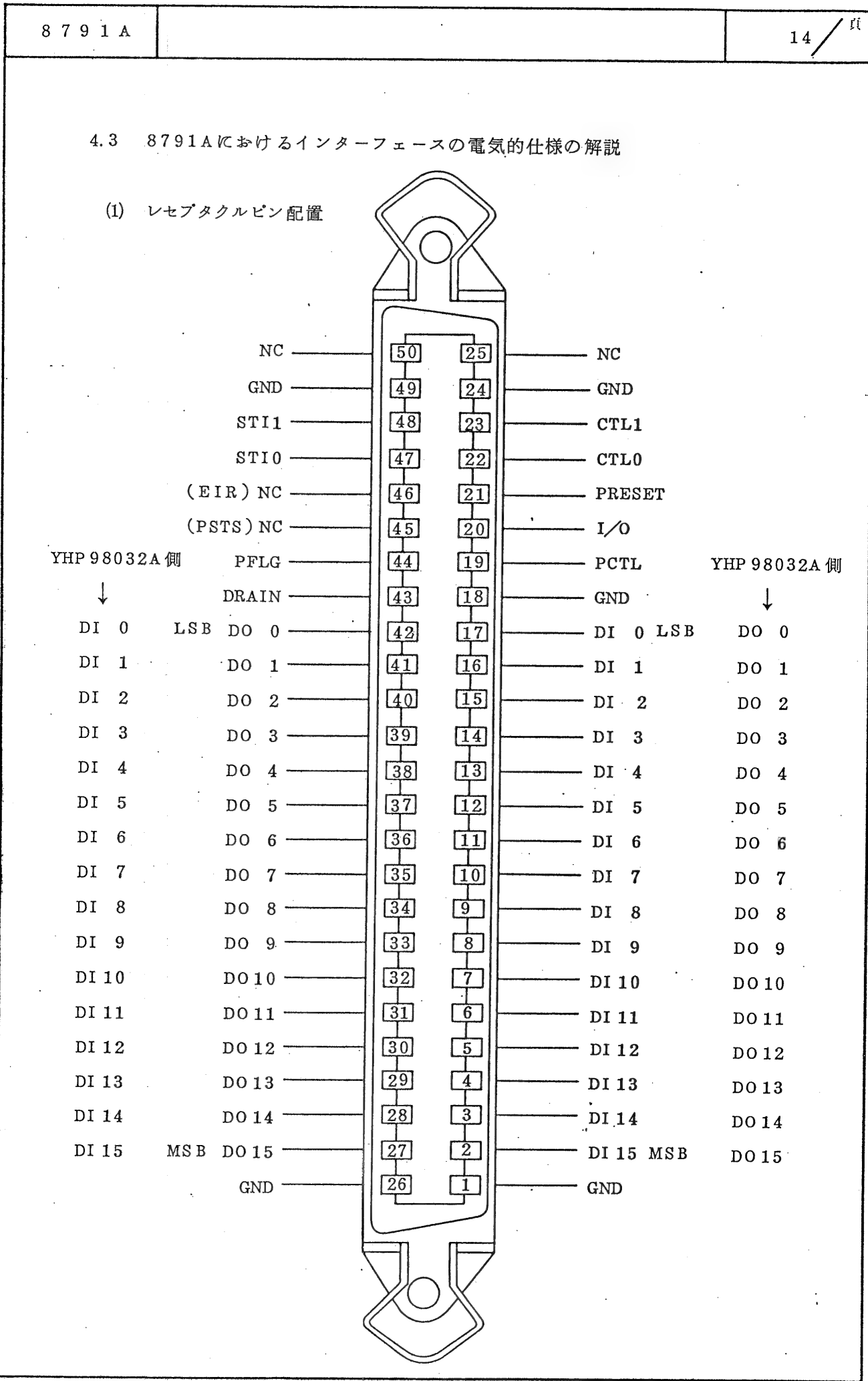
DMA の実行中 EIR (External Interrupt Request) を使って、データブロックの転送が終了する前に割込みを行ったり、DMA 転送を中止させることができます。

通常の割込み動作は PFLG を使って割込み要求を行います。

⑦ ペリフェラルリセットライン PRESET

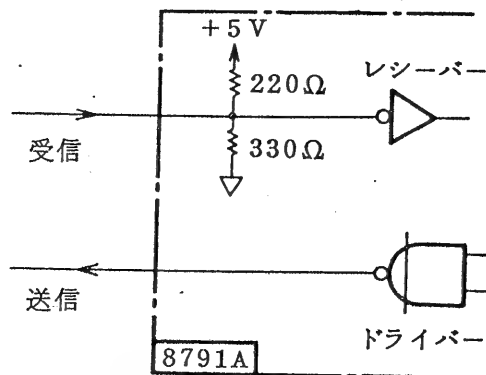
このラインは使用しないこともありますが、周辺機器を初期設定するために使用します。

コンピューターの RESET キーを押したり、コンピューターの電源を ON した時 'LOW' パルスが発生します。



- (2) 論理レベル
- | | |
|----------------|----------|
| 論理 0 'HIGH 状態' | +2.4V 以上 |
| 論理 1 'LOW 状態' | +0.4V 以下 |

- (3) 信号線の終端



外部装置側の送受信回路も同等であること。

- (4) ドライバー仕様
- | |
|----------------------------------|
| SN7438 相当オープンコレクター |
| 'LOW' 状態出力電圧 +0.4V 以下 48mA (MAX) |
| 'HIGH' 状態出力電圧 +2.4V 以上 |
- (5) レシーバー仕様
- | |
|---------------------|
| SN7404 相当 |
| +0.6V 以下で 'LOW' 状態 |
| +2.0V 以上で 'HIGH' 状態 |
- (6) インターフェースケーブル長 1本で最大 4.5m まで
- (7) 動作可能台数 同時 15 台まで
- (8) データ転送速度 1ワード転送に約 8 μ sec

4.4 インターフェースを用いた波形記憶装置の使用法

波形記憶装置をコンピュータ等を用いてコントロールしながらデータの書き込み、解析を行う手順を順番を追って説明します。

(1) 前準備

コンピュータでコントロールのできない、パネル面等の操作（信号結合、入力レンジ、オフセットレベル、トリガー信号結合、トリガースロープ、トリガーレベル、書き込みモード等）を入力信号波形を考慮して設定し、手動による書き込み読出しの試験を行って見る。

(2) 書き込み（標準リード/ライトモード）

レコードスタートを与えるとトリガー検出を待ち、トリガーを検出すると、入力信号の書き込みを開始し、全メモリー書き込み完了で停止します。

この際サンプリング速度の設定やトリガーパルスの発生はコンピュータによりコントロールできます。

書き込み中はコンピュータは書き込みの完了を待ちます。また波形記憶装置はレコードビジーをインターフェースに出し、レコードビジー解除によりPFLGを立てて、書き込み完了をコンピュータに知らせます。

(3) 読出し（標準リード/ライトモード）

コンピュータは書き込み時と同様に I/O バスの FLG の状態をチェックし、波形記憶装置に記録されているデータをコンピュータに読出します。

読出されたデータはあらかじめ決められた手順で処理（積分やピーク検出等の演算処理など）されます。

このようにしてコンピュータ等でデータの処理を行い、その結果を再び波形記憶装置のメモリーに書き込み、D/A 変換してモニターすることができます。

○ 割込みモード

上記の読出されたデータの処理は DMA モードが OFF の場合に設定され、PFLG が波形記憶装置によって示されますと、割込要求が発生し、プログラムの実行は波形記憶装置用のサブルーチンへ移ります。

サブルーチンでは波形記憶装置とのデータのやりとりで処理を実行します。

(4) DMA

DMA モードの設定の際は波形記憶装置が次のデータ転送が可能であることをPFLGによって示すことによりDMA転送要求が発生します。

DMA 転送要求は DMA データブロック中のワード毎に繰返して行われます。

最後の転送が終了すると、コンピュータは DMA モードを OFF にして割込みモードが設定されていれば割込み要求が発生します。

(5) 例

以上の様な動作の繰返しにより省力化した計測システムの実現が行えます。

例としては、

- タイマー等により一定時間々隔でデータのとり込みを行う。
- 電圧等をパラメータとし、被測定物に与えて、その応答を測定する。
- 自動部品選別器と連動させ、データの記録とGO/NO 判定を行う。

4.5 波形記憶装置におけるデータフォーマットの解説

(1) アドレスデータ(DI0～DI15)

インターフェースアダプタから見た波形記憶装置は普通のメモリーと同じですから、データの記憶場所すなわちアドレスを指定してデータを読んだり書いたりします。

そして波形信号は連続と考えられますので、一番地毎にアドレスを指定しなおさなくともデータ読出し、または書込むごとにシーケンシャルにアドレスをインターフェース自身で進めることができます。

とうぜんランダムにアドレスを指定してアクセスすることもできます。

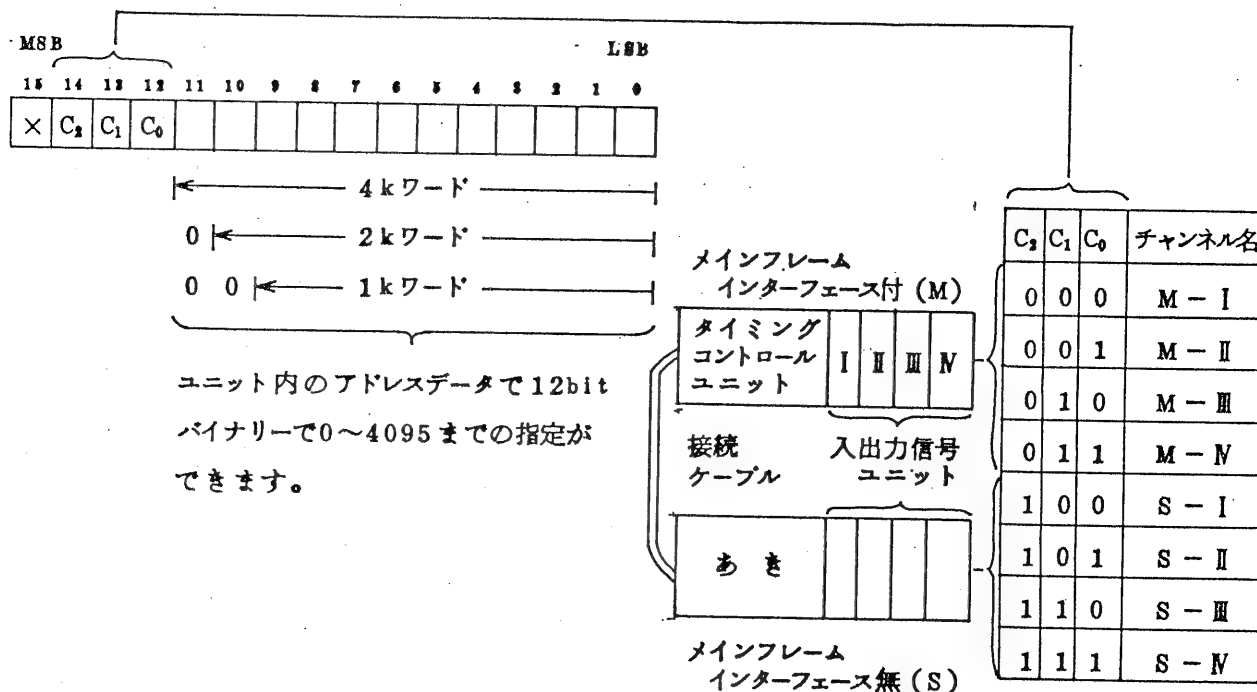
波形記憶装置はプラグインユニット方式であり記憶場所もユニット毎に分散しています。

したがって、アドレスの指定もユニット単位、メインフレーム単位の指定が必要となります。

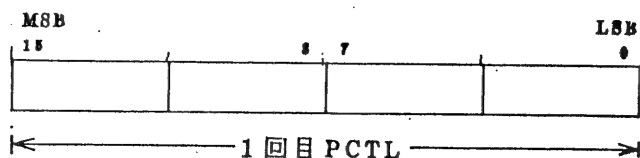
次のような手順でアドレスデータの転送を行います。

- ① アドレスデータを他のデータと区別するために I/O 信号を '1' にしコントロール信号 CTL0 を '0', CTL1 を '1' にセットします。
- ② つぎに送出されたデータを PCTL でラッチしてアドレスレジスタにセットします。

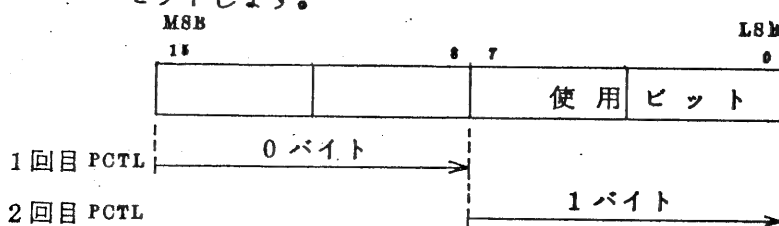
- ③ アドレスデータ上位ビット $C_0 \sim C_2$ はユニットおよびメインフレームに対するロケーションの選択用です。
- ④ ユニット毎のメモリー容量は1k, 2k, 4kの各ワード長があり, LSB 側をそろえてセットしアドレスとします。
- ⑤ ④のアドレスがスタートアドレスとなりつぎからはデータの読出し, 書き込みが行われるごとに+1されます。



転送の方法は16ビット(ワード単位)と8ビット(バイト単位)により異なります。



ワード単位の場合は上に1回目のPCTLによって, アドレスデータをセットします。

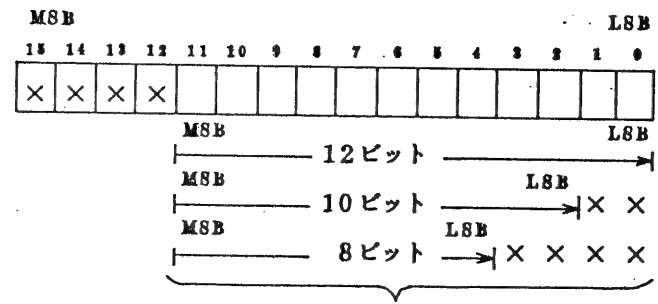


バイト単位の転送においては2回のPCTLを繰返すことにより, 0バイト目および1バイト目とによって16ビットのアドレスデータをセットします。

(2) 書き込みデータ (DI 0 ~ DI 15)

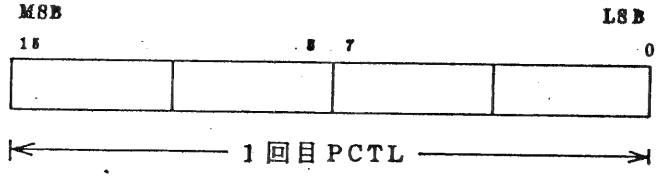
コンピュータによりデジタル信号によって波形記憶装置のメモリーに書き込みを行う場合はつぎの手順により行います。

- ① 書き込みデータであり、他のデータと区別するため I/O 信号を '1' にしコントロール信号 CTL 0 を '0', CTL 1 を '0' にセットします。
- ② つぎに転送されたデータを PCTL でラッチして書き込みを行います。
- ③ 書き込みデータの純データ部のビット数は最大 12 ビットで、10 ビット、8 ビット等の場合は MSB 側にそろえてデータの転送を行います。(ビット '11' MSB) 入出力信号ユニットのビット数に対応したビットだけが有効で、それ以上多くのビットを転送しても無視されます。

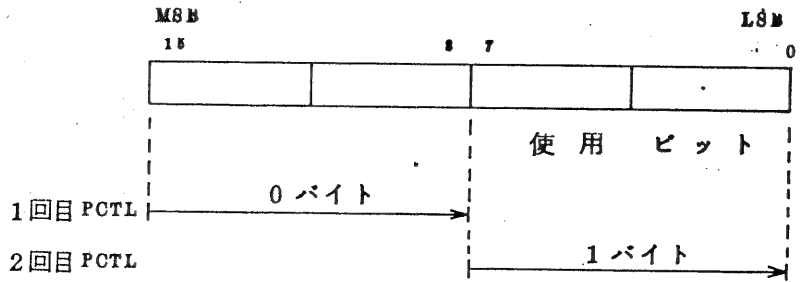


入出力信号ユニットの A/D コンバータのビット数によって、12, 10, 8 の各ビット数があり、ビット '11' を MSB として転送します。

転送の方法は 16 ビット (ワード単位) と 8 ビット (バイト単位) により異なります。



ワード単位の場合は上にように 1 回目の PCTL によって書き込みデータをセットします。

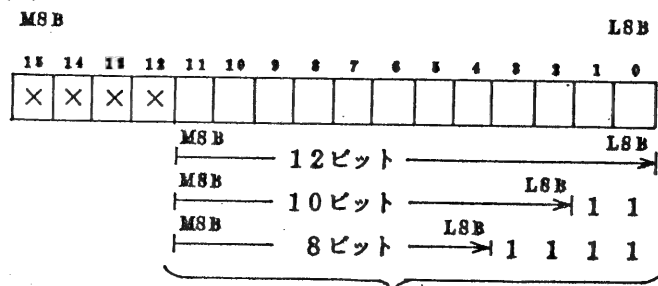


バイト単位の場合は上にように 2 回の PCTL を繰返すことにより、0 バイト目および 1 バイト目とによって、16 ビットの書き込みデータをセットします。なお、データの形式は読出しデータと同じです。

(3) 読出しデータ (DO 0~DO 15)

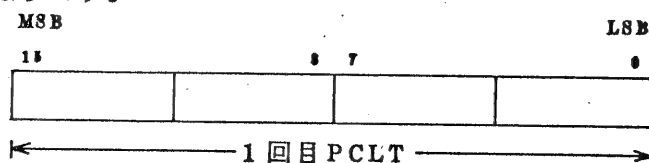
すでに波形記憶装置に記憶されている記憶データを外部装置へ読出す場合はつぎの手順によって行います。

- ① I/O 信号を '0' にして読出しデータであることを示します。
- ② PCTL を受け取ってその時、示されていたメインフレーム、チャンネルおよびアドレスの内容のデータを読出してデータバスにのせる。
- ③ 読出しデータの形式は書込みデータと同じであり、ただ純データ部のビット数最大 12 ビットより少ない 10 ビット、8 ビット等の場合はビット '11' に MSB をそろえますが、LSB より下の無効ビットには '1' を立てて送ります。

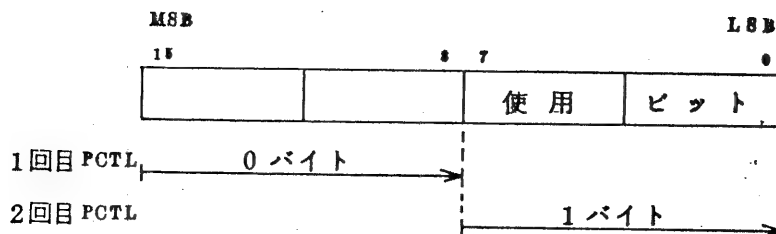


入出力信号ユニットの A/D コンバータのビット数によって 12, 10, 8 の各ビット数があり、ビット '11' を MSB として送出します。

送出の方法は 16 ビット (ワード単位) と 8 ビット (バイト単位) により異なります。



ワード単位の場合は上に示すように 1 回目の PCTL によって読出しデータを読出すことができます。



バイト単位の場合は上に示すように 2 回の PCTL を繰返すことにより、0 バイト目および 1 バイト目によって 16 ビットのバスデータの内容を読出すことができます。

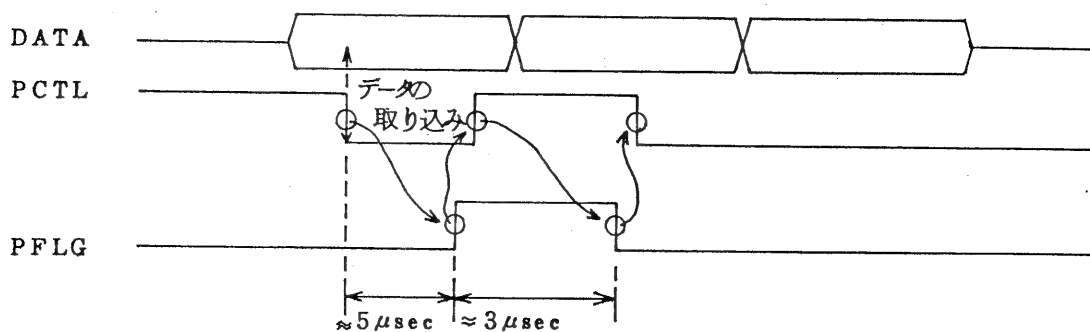
(4) コントロール信号

① PCTLとPFLG

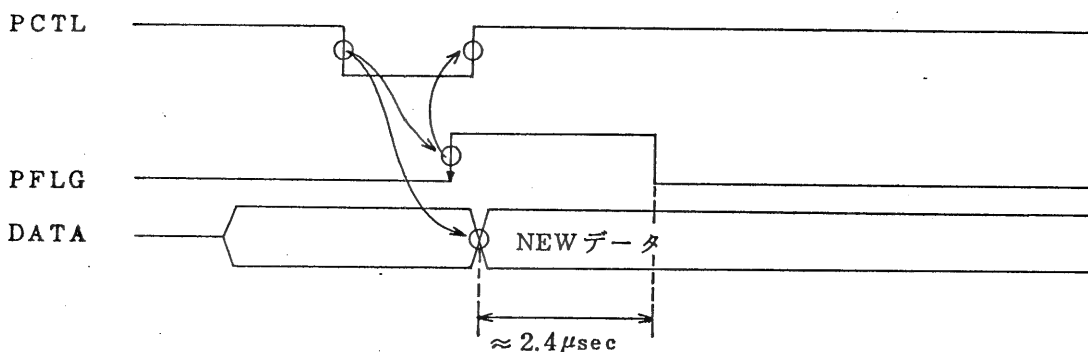
PCTLとPFLGを組合わせてデータの転送の同期をとっています。

以下はそのシーケンスを表わしています。

○ データ入力（外部機器→波形記憶装置）



○ データ出力（波形記憶装置→外部機器）



② I/O

I/O 信号はデータの入出力をコントロールするコントロールビットであり、
 '0' のとき OUT… 出力を示し波形記憶装置よりの読出しデータを外部機器
 に入力します。

'1' のときは IN… 入力を示し外部機器から波形記憶装置へデータを書込み
 ます。

③ CTL0, CTL1

CTL0およびCTL1の2ビットの信号は、その組合せによって波形記憶装
 置入力データの識別を行っています。組合せと機能はつぎのとおりです。

なお、この信号は次の動作まで、その論理を維持しておいて下さい。

	CTL1	CTL0	機 能
0	0	0	書込みデータ
1	0	1	予 備
2	1	0	アドレスデータ
3	1	1	コントロールデータ

(5) ステータス信号 (STI 0, STI 1)

STI 0およびSTI 1のステータス信号は、波形記憶装置がレコード動作中でインターフェースの割込みを禁止するときはSTI 0の状態をチェックしてからアクセスするなど、波形記憶装置の状態を外部に表示するためのビットであり、その組合せによってつぎの4つの状態を示すことができます。

	STL 1	STL 0	機 能
0	—	0	レディー(アクセス可能)
1	—	1	ビジー(レコード中)
2	1	—	電 源 ON
3	0	—	電 源 OFF

(6) リセット信号 (PRESET)

外部機器からインターフェース回路をオールリセットにする信号で波形記憶装置の「SYSTEM RESET」には接続されていません。

PRESET 'LOW' = '1'でリセットします。

(7) コントロールデータ

コンピュータや外部の機器から波形記憶装置に特定の信号やデータを転送しますと、波形記憶装置はそのパネル面で手動の操作を行うのと同等のある一部の動作を行えます。

つまり外部機器等から転送された特定のデータを解説してパルス化し、スタート信号等のリモートコントロールを行うことができます。

このようなコントロールデータの転送においては他のデータとの区別のためにCTL 0を'1', CTL 1を'1'にセットします。

つぎにこれらのコントロールデータについて説明します。

① デバイスセレクト

すべての機器はデバイス№という識別コードを持ちインターフェースコネクタの下側にある、「ADDRESS」の4ビットの2進数スイッチでセットし、1～15までの値で互に同じ番号が重複しない様にセットするということは4.1節の④「ADDRESS」で説明しましたが、このデバイス№を外部機器から指定するコントロールデータは下記のようになります。

この信号はデバイスセレクトに関係なく全てのデバイスに出力されます。

(a) バイト指定

データの転送を16ビットのワード単位で行うか、8ビットのバイト単位で行うかの選択で、 $D_7 \sim D_0$ が '0' の場合はバイト指定となります。

またその他はすべてワード単位となります。

(b) レコードスタート

このコントロール信号を受け取りますと、波形記憶装置はタイミングコントロールユニットの「RECORD」スイッチを押したことと同様にレコードスタートのトリガー待ちの状態になります。

この時にトリガー信号を検出すればただちにレコードを開始し、入出力信号ユニットの全メモリー書き込み完了で停止します。

RECORD LED ランプも同様に点灯および消灯動作を行います。

(c) リードスタート

このコントロール信号を受け取りますと、波形記憶装置はタイミングコントロールユニット「READ」スイッチを押したことと同様にリードスタートの状態となりただちにパネル面や外部より指定された速度のリードクロックにより連続的に記憶データの読出しを行います。

READ LED ランプも同様に点灯および消灯動作を行います。

(d) システムリセット

このコントロール信号を受け取りますと、波形記憶装置はメインフレームの「SYSTEM RESET」スイッチを押したことと同様にシステムリセット信号を発生して、波形記憶装置内のフリップフロップ回路等を、リセットし装置をイニシャライズ状態にします。

(e) EXT・マニュアル トリガー

このコントロール信号を受け取りますと、波形記憶装置はタイミングコントロールユニットの「MANUAL TRIG」スイッチを押したと同様にTRIG信号を発生します。

(f), (g), (h) 予 備……その他のオプション

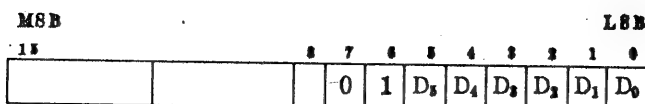
(a)～(e)以外の(f), (g), (h)は予備としてありますので、オプションのコントロール信号として利用することができます。

③ サンプリング速度の外部リモートコントロール

波形記憶装置のタイミングコントロールユニットにある「SAMPLING」つまみを手動で回して書き込みのサンプリング速度を変えたり、「READ」モードの「SAMPL」スイッチを押して「SAMPLING」つまみで 設定したクロック速度で読出しを行ったりする操作を以下の手順によってインターフェースを

介して外部機器からリモートコントロールすることができます。

- 1) CTL0およびCTL1をともに「1」にセットします。
- 2) 下記の表から選択した目的のサンプリング速度に対応するD₀～D₄のビットを選んで転送します。



22種類のサンプリング速度を選択できます。

「0」のときEXTサンプリングモード解除
「1」のときEXTサンプリングモード

D₅ = 「1」の場合のD₀～D₄の組合せ表 ()内は高速Bタイプ

D ₄	D ₃	D ₂	D ₁	D ₀			
				1	0	1	0
1	1	1	1	1μsec(50 [*] nsec)	2μsec(100 [*] nsec)	5μsec(200 [*] nsec)	—
1	1	0	1	10μsec(500nsec)	20μsec(1μsec)	50μsec(2μsec)	—
1	0	1	1	100μsec(5μsec)	200μsec(10μsec)	500μsec(20μsec)	—
1	0	0	1	1msec(50μsec)	2msec(100μsec)	5msec(200μsec)	—
0	1	1	1	10msec(500μsec)	20msec(1msec)	50msec(2msec)	—
0	1	0	1	100msec(5msec)	200msec(10msec)	500msec(20msec)	—
0	0	1	1	1sec(50msec)	2sec(100msec)	5sec(200msec)	—
0	0	0	0	—	—	—	EXT CLOCK

注) 高速Bタイプにおいては読出し時の読出しクロックは*印のすべてにおいて500nsecとなります。

4.6 データ転送のプログラム例 (YHP 9825A パーソナルコンピュータの場合)

ここではYHP社のパーソナルコンピュータ9825Aを使用して波形記憶装置との間でデータの転送を行う場合のプログラム例を表わします。

(1) 波形記憶装置のアドレスを指定してデータを書込む場合

wtc 2,2コントロール信号CTL1, CTL0を'1', '0'にしこれを
↑
'2'のキャラクタで表わします。.....アドレスを示す。
インターフェース
のデジットNo(98032A
にセットする。)

wtb C+AチャンネルC, アドレスAを計算しセットします。

wtc 2,0コントロール信号CTL1, CTL0を'0', '0'にしこれを
'0'のキャラクタで表わします。.....データを示す。

wtb B書き込みデータBをセットします。

C, A, Bは別途ルーチンで計算しておきます。

以上の繰返してアドレスと書き込みデータを交互に送ってセットします。

(2) 波形記憶装置のアドレスを指定してデータを読出す場合

wtc 2,2コントロール信号CTL1, CTL0を'2'にセットします。
.....アドレスを示す。

wtb C+AチャンネルC, アドレスAを計算してセットします。

rdb (D)データを読出し, コンピュータのDレジスタにセットします。

以上の繰返してアドレスを指定してデータを取り込みます。

CTL0, CTL1は一度セットされ途中での変更がなければそのままでOKです。

(3) 波形記憶装置のアドレスを逐次選択してデータの書き込み, 読出しを行う場合。

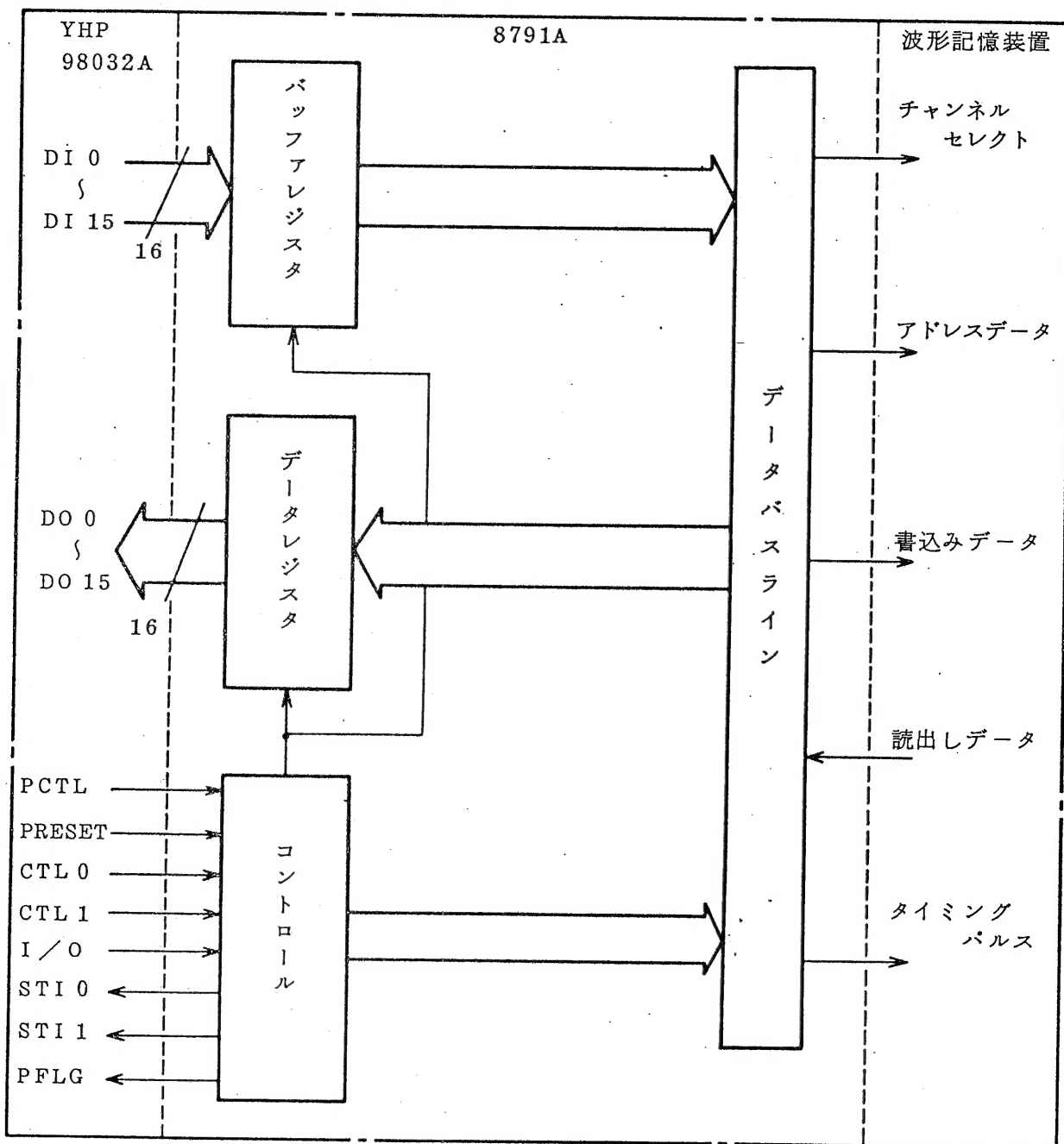
(ランダムアクセス)

wtc 2,2	}	初期アドレスのセット	メモリーにデータを書込むかまたは読出す毎にアドレスは+1されるので, 連続的に読み書きする場合はアドレスをその都度セットする必要はありません。
wtb C+A			
wtc 2,0	}	以後書き込みデータを示す	
wtb B ₁			
wtb B ₂	}	書き込みデータを逐次送る	
wtb B ₃			
wtb BN			
wtc 2,2	}	初期アドレスのセット	
wtb C+A			
rdb (D ₁)		データの読出し	

5. 動作原理

本インターフェースアダプタの電気的動作はYHP社 98032A 16ビットI/Oインターフェース仕様に準拠させるためのハンドシェーク動作と、波形記憶装置との間でのデータ等の書き込み読出し動作に分類されます。

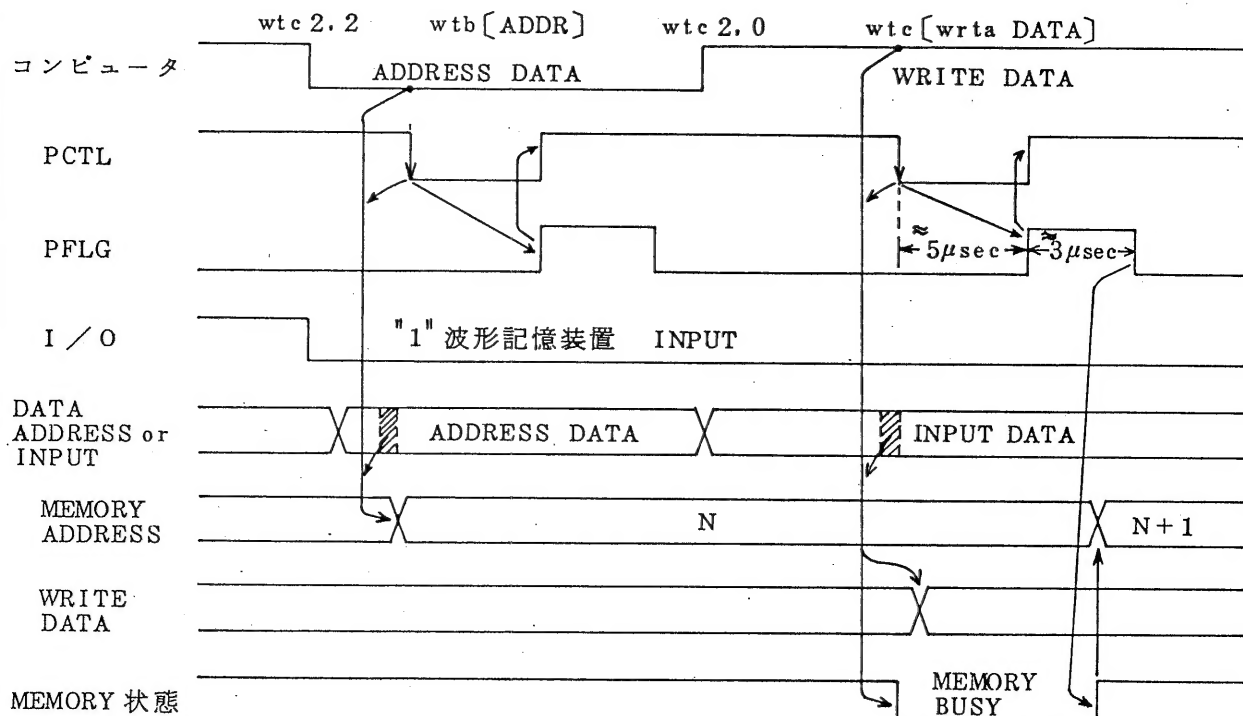
5.1 ブロックダイアグラム



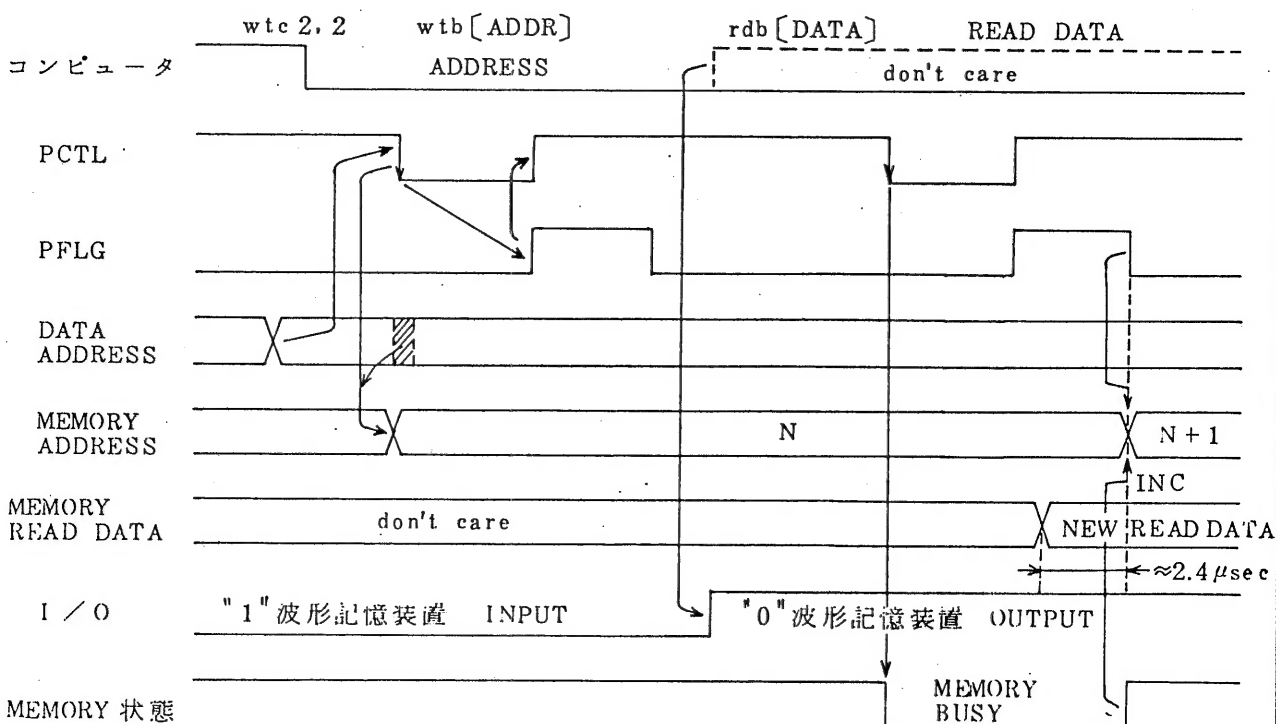
5.2 16ビットI/Oインターフェースタイミングシーケンス

ここでは4.6節に準じてコンピュータによりデータを波形記憶装置に書込む場合と、波形記憶装置からデータを読み出すタイミングシーケンスを表わします。

(1) コンピュータから波形記憶装置へデータを書込む場合。



(2) 波形記憶装置のデータを読み出しコンピュータに読出す場合。



6. 保 守

6.1 内部の点検

本インターフェースアダプタがメインフレームに取り付けられている場合は、メインフレームのパワースイッチが OFF になっていることを確認し、4.1 節の⑤～⑧のビスを外しますと、カバーが外れます。

この状態でインターフェースアダプタの内部の点検を行います。

ただインターフェースの基板は2枚ですので、下側の基板の点検を行う場合は8本のビスのうち外側の4本を外しますと、上側の基板を左側に開くことができますので下側の基板の点検が行えます。

つぎにインターフェースの基板をメインフレームから外す場合は他の4本のビスを外せば基板を2枚一度に外すことができます。

6.2 インターフェースアダプタの取り付け方

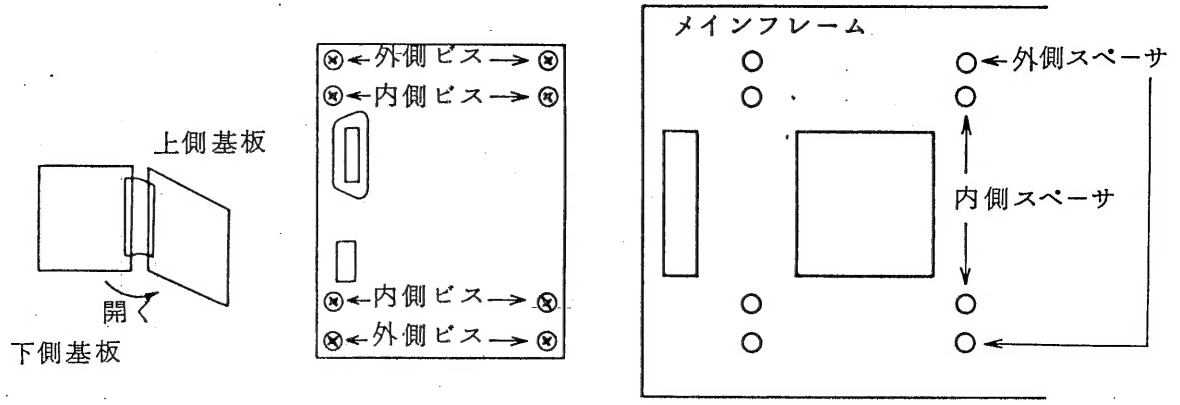
本インターフェースアダプタを取り付ける場合は付属の長短各4本のスペーサを用います。

下図のように、メインフレーム後面のタップ穴に長いスペーサを外側に、短いスペーサを内側に取り付けます。

つぎにインターフェース用コネクタを各々指定された場所に接続し、下側の基板にあってる4ヶの穴に、短いスペーサ4本を通してビスで止めます。

つぎにカバーをかぶせて同じく長いスペーサにより4本のビスで止めます。

この際インターフェース用コネクタのついている配線材を狭さまいように注意してください。



なおインターフェースアダプタを取り外した後はメインフレーム付属のメクラ板でインターフェースコネクタ接続用の穴にふたをしてほこり等が入らないようにしてください。

6.3 修 理

本アダプタは入念に組み立て、調整し、厳重な管理のもとに検査、データ取りを行って出荷されたものですが、偶発的な事故あるいは部品の寿命が原因となり、万一故障が生じた場合には当社で修理を行います。

なおセットの落下など取扱い上のミスをのぞき、納入後1年間は無償修理を行っています。